

MEMORY STRUCTURE

Patent Number: JP1117580
Publication date: 1989-05-10
Inventor(s): WATABE HIROYUKI
Applicant(s): OLYMPUS OPTICAL CO LTD
Requested Patent: JP1117580
Application Number: JP19870275447 19871030
Priority Number(s):
IPC Classification: H04N5/907 ; G03B17/18 ; G06K19/00
EC Classification:
Equivalents: JP2683349B2

Abstract

PURPOSE: To confirm the residual amount of a storage area not stored directly externally or a storage state even when the memory is not loaded to the device main body by providing a display means to display the final storage address of the newest storage information written in its own storage section.
CONSTITUTION: When a card memory 3 is removed from an electronic still camera main body 1, power is supplied from a built-in battery E via a resistor R4 to a main memory 30, an address counter 41 and an address memory 42. When it is required to confirm visually the final write number, a switch 40 is turned on. Then the final address storage information stored in the address memory 42 is subject to access control by an access controller 43 and read. The final address storage information to be read is decoded and converted into a decimal number by the decoder 44 and displayed on an LED display device 45.

Data supplied from the esp@cenet database - I2

⑩ 日本国特許庁 (JP) ⑪ 特許出願公開
 ⑫ 公開特許公報 (A) 平1-117580

⑬ Int.CI.
 H 04 N 5/907
 G 03 B 17/18
 G 06 K 19/00

識別記号 庁内整理番号
 B-6957-5C
 Z-6920-2H
 J-6711-5B

⑭ 公開 平成1年(1989)5月10日
 審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 メモリ構体

⑯ 特願 昭62-275447
 ⑰ 出願 昭62(1987)10月30日

⑱ 発明者 渡部 洋之 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学工業
 株式会社内
 ⑲ 出願人 オリンパス光学工業株 東京都渋谷区幡ヶ谷2丁目43番2号
 式会社
 ⑳ 代理人 弁理士 坪井 淳 外2名

明細書

1. 発明の名称

メモリ構体

2. 特許請求の範囲

自己の記憶部に書き込まれた最新被記憶情報の最終格納アドレスを表示するための表示手段を備えてなることを特徴とするメモリ構体。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は、例えば電子スチルカメラ等の被記憶情報（例えば画像情報）に対応する信号（例えばビデオ信号）を生成する装置本体に対して着脱自在に装填され、当該被記憶情報を自己の記憶エリア内に記憶可能であって、特に所謂カードメモリ等の固体メモリ装置として具現されることにより顕著な特徴を發揮するメモリ構体に関する。

【従来の技術】

近年、種々の被記憶情報をディジタルデータの態様で自己の記憶エリア内に記憶する所謂電子メモリカードのようなメモリ構体の開発が進展して

いる。この種のメモリ構体では、通常外部から直接的に記憶内容を観認することが困難である点で、使用上不便を生じることがある。この点を改善すべく、当該端末装置等に装填されたときに、自己の表示部に記憶内容が表示され得るようになされた電子メモリカードが既に提案されている（例えば、特開昭58-159194号公報）。

一方、電子スチルカメラのような画像情報を生成する装置や、その他の被記憶情報たるデータを生成乃至は加工するシステム本体に、上述したメモリ構体を適用して情報の記憶（記録）を行なうようにした技術も進められている。この場合も当然のことながらメモリ構体の記憶エリアにおける既記録状況あるいは残り容量を確認したいという要望がある。

【発明が解決しようとする問題点】

上記後者の場合において用いられるメモリ構体においては、装置本体に装填した状態においては勿論、装填しない状態においても当該メモリ構体の記憶エリアにおける既記録状況あるいは残り

容量等を、視覚的に確認できると大変便利である。しかしながら従来の電子メモリカードにはそのような技術的手段は備じておらず使用上の便益に欠けるという問題があった。

本発明はこのような事情を考慮して為されたものであり、その目的とするところは、装置本体に装填しない状況でも既記憶状況あるいは未記憶エリアの残量等を、外部から直接視認可能で記憶容量の使い残しによる無駄を無くし得、利用効率を高め得る上、使用上の便益性を飛躍的に向上し得るメモリ構体を提供することにある。

【問題点を解決する為の手段】

本発明は上記問題点を解決し目的を達成するために次のような手段を講じた。即ち、自己の記憶部に書込まれた最新被記憶情報の最終格納アドレスを表示するための表示手段を備えるようにした。

【作用】

このような手段を講じたことにより、次のような作用を呈する。自己の記憶部に書込まれた最新被記憶情報の最終的に格納されたアドレスが、表

ムの短いスタティックRAMを主体として構成されている。矩形状をなすカードメモリ3の一側縁(図中左側縁)には前記電子スチルカメラ本体1に装填した際、同本体1から電源Vcc、データ信号(D0乃至D7)、アドレス信号(A0乃至A14)等を入力するための端子11、12、13を備えた端子群10が設けられている。またカードメモリ3の内部には上記端子群10と電気的な接続が図られた電源部20、メインメモリ30と共に、前記表示手段4が設けられている。

電源部20は、ON-OFF制御用のNPN形トランジスタQ1、スイッチング用PNP形トランジスタQ2、内蔵電池E、コンデンサC、抵抗素子R1～R4等で構成されている。なお内蔵電池Eは抵抗R4を介して充放電可能な2次電池を使用している。かくしてこの電源部20は電子スチルカメラ本体1から電源Vccの供給を受けたときにはトランジスタQ1、Q2がON動作し、スイッチング用トランジスタQ2を介してメインメモリ30、表示手段4の一部に電力を供給するも

示手段により表示されるので、たとえ装置本体に装填されない状態であってもメモリ構体の記憶部における既記憶状況または未記憶エリア(残り容量)を視覚的に直接確認することが可能となる。

【実施例】

第1図は本発明を電子スチルカメラに適用した一実施例の概要を示す図である。第1図に示すように、この電子スチルカメラは、装置本体としての電子スチルカメラ本体1に対してコネクタ2を介してメモリ構成体であるカードメモリ3が着脱自在に装填接続されるものとなっている。カードメモリ3には自己の記憶部に書込まれた最新被記憶情報の最終格納アドレスを表示するための表示手段4が設けられている。かくしてこの電子スチルカメラは、画像情報等の被記憶情報を電子スチルカメラ本体1においてデジタルデータに変換し、これをカードメモリ3に供給して記憶部に記憶格納することができる。

第2図は上記カードメモリ3の具体的構成を示す図である。このカードメモリ3はアクセスタイ

のとなっている。また電子スチルカメラ本体1から電源Vccの供給を受けない時には、すなわちカードメモリ3を電子スチルカメラ本体1から取り外したときには、内蔵電池Eからメインメモリ30および表示手段4に対して電力を供給するものとなっている。

自己の記憶部としてのメインメモリ30は、前記電源Vccまたは内蔵電池Eの電力供給を受けて動作し、電子スチルカメラ本体1からの画像情報をすなわち前記データ信号D0～D7とアドレス信号A0～A14を入力して特定の記憶領域に画像データを格納するものとなっている。

表示手段4は押釦スイッチ40、アドレスカウンタ41、アドレスメモリ42、アクセスコントローラ43、デコーダ44、LED表示器45等で構成されている。アドレスカウンタ41は電子スチルカメラ本体1からアドレス信号(A0乃至A14)を入力し、メインメモリ30に書込まれた最新の被記憶情報の最終格納アドレスをカウントするものとなっている。アドレスメモリ42は前記アドレスカウンタ41

のアドレスカウント値（最後の番地）を記憶領域に格納するものとなっている。アクセスコントローラ48はアドレスメモリ42をアクセス制御し、アドレスメモリ42に格納されている最終格納アドレス情報を読出してデコーダ44に出力させるものとなっている。デコーダ44は2進ディジタル信号からなる前記最終格納アドレス記憶情報を10進数に解読変換してLED表示器45に出力するものとなっている。

次にこのように構成された本実施例のカードメモリ2の作用を説明する。先ず、カードメモリ3が電子スチルカメラ本体1に装填された状態においては、上記本体1からの電源Vccが供給される。このため、トランジスタQ1がON動作し、これに伴いトランジスタQ2がON動作する。従って上記電源Vccはスイッチング用のトランジスタQ2を介してメインメモリ30、アドレスカウンタ41、アドレスメモリ42に供給される。なおこのとき内蔵電池EはトランジスタQ2および抵抗R4を介して、前記電源Vccの電力供給を受

外されると、電子スチルカメラ本体1からの電源Vccが断たれるので、トランジスタQ1、Q2はともにOFF状態となる。そうすると、それまで充電状態にあった内蔵電池Eから、抵抗R4を介してメインメモリ30、アドレスカウンタ41、アドレスメモリ42に電力が供給される。ここで書き込み最終枚数を視覚的に確認する必要が生じたときには、スイッチ40をオンにする。そうすると、前記内蔵電池Eから抵抗R4、スイッチ40を介してアクセスコントローラ48、デコーダ44、LED表示器45に電力が供給される。このためアドレスメモリ42に格納されている最終アドレス記憶情報は、アクセスコントローラ48によりアクセス制御されて読出される。読出された最終アドレス記憶情報はデコーダ44より10進数に解読変換されてLED表示器45により表示される。なお前述したようにアドレスメモリ42に最終アドレス（最後の番地）800が書き込まれている場合には、LED表示器45には8が表示される。従って、画像フレーム10枚中の8枚が既に書き込まれ、未記憶エリアす

け、充電状態となる。

この状態において、電子スチルカメラ本体1からアドレス信号（A0乃至A14）および画像データ信号D0～D7がメインメモリ30に入力されると、同メインメモリ30の指定されたデータ（画像情報）が順次書き込まれる。この間、アドレスカウンタ41により上記アドレスが順次カウントされる。そして画像データの書き込みが終了すると、書き込み終了時の最終アドレスのカウント値がアドレスメモリ42の記憶領域に格納される。例えばカードメモリ3が、最大格納アドレスが1000で、画像フレーム10枚を格納できるものである場合において、最新の画像データを書き込んだ後の最終アドレスが800であるときには、アドレスメモリ42には800なるデータが2進ディジタル信号により書き込まれる。

次にこのカードメモリ3を電子スチルカメラ本体1から取り外し、上述した書き込み画像枚数を視覚的に確認する場合の作用について説明する。先ずカードメモリ3が電子スチルカメラ本体1から取

なわち残り画像フレーム枚数は4枚であることがカードメモリ単体の状態で視覚的に確認することができる。

このように本実施例によれば、最後に書き込まれた最新被記憶情報のアドレスがアドレスカウンタ41で検知され、アドレスメモリ42に記憶情報として書き込まれる。そしてカードメモリ3を電子スチルカメラ本体1から取り外した状態においてスイッチ40をON動作すると、アクセスコントローラ48によりアドレスメモリ42がアクセス制御され、前記アドレスメモリ42に格納されている最終アドレス記憶情報が読出され、デコーダ44により解読されてLED表示器45により表示される。

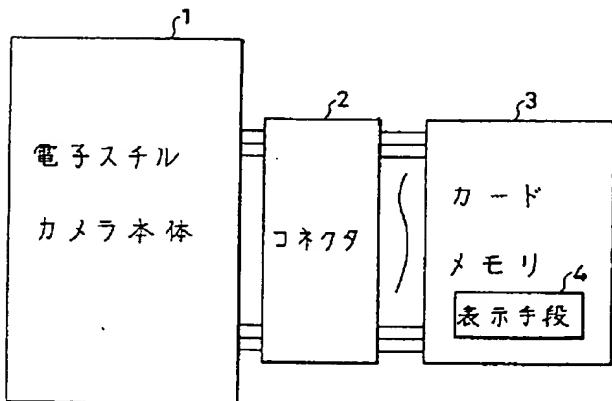
従って、カードメモリ3の記憶部すなわちメインメモリ30における既記憶枚数すなわち画像フレーム枚数乃至未記憶枚数（残り容量）を、視覚的に確認することができる。このため記憶容量の使い残しによる無駄をなくし、カードメモリ3の利用効率を高め得る。また電子スチルカメラ本体1に装填されない状態で上記確認を隨時行えるので、

使用上の便益性が飛躍的に向上する。

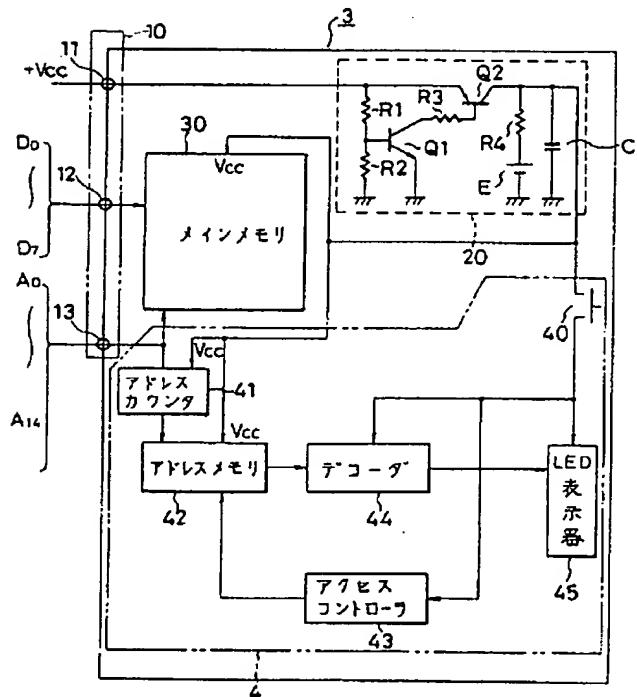
尚、本発明は上述した実施例に限定されるものではない。例えば上述した実施例では、内蔵電池Eとして2次電池を使用したが、1次電池を使用してもよい。ただしこの場合は、電池内部に電源Vccによる電流が流れ込まないよう、ダイオードを電池に対して順方向に直列接続する必要がある。また実施例では表示器としてLED表示器を使用したが、LED表示器に限られるものではなく、他の表示器であってもよい。このほか本発明の要旨を逸脱しない範囲で種々変形して実施可能であるのは勿論である。

〔発明の効果〕

本発明によれば、自己の記憶部に書き込まれた最新の被記憶情報の最終格納アドレスを表示するための表示手段を備えるようにしたので、装置本体に接続しない状態でも既記憶状況あるいは未記憶エリアの位置等を、外部から直接視認することができる。このように実用上多大なる効果を奏するメモリ構体を提供することができる。



第 1 圖



第 2 圖

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成7年(1995)12月22日

【公開番号】特開平1-117580

【公開日】平成1年(1989)5月10日

【年通号数】公開特許公報1-1176

【出願番号】特願昭62-275447

【国際特許分類第6版】

H04N 5/907 B 7734-5C

G06K 19/07

【F I】

G06K 19/00 I 9458-5L

手続補正書

平成6年10月31日

特許庁長官 高島 章 沢

1. 事件の表示

昭和62年特許願第275447号

2. 発明の名称

メモリ構体

3. 補正をする者

事件との関係 特許出願人

〒131 東京都文京区後ヶ谷2丁目43番2号

(株)オリンパス光学工業株式会社

代表者 岸本 正寿

4. 補正命令の日付

(自発)

5. 補正により増加する発明の数 なし

6. 補正の対象

明細書

7. 補正の内容

別紙の通り

(1) 明細書の特許請求の範囲を別紙の通り補正する。

(2) 明細書、第8頁、第14行～第18行の「即ち、自己の～備えるようにした。」を、

「即ち、被記憶情報たる面像データを順次所定のアドレスが割り当てられた領域に格納し得るようになされたメモリ構体(2)であって、最初被記憶情報のデータが既に格納された最終格納アドレスが書き込まれ保持されるようになされた最終格納アドレス保持手段(41、42)と、この最終格納アドレス保持手段に保持されたアドレス値を該アドレス値に相応する画像の枚数値に変換するためのデコード手段(44)と、このデコード手段による変換値を表示するための表示手段(45)と、この表示手段を動作させるため本メモリ構体内に設けられた電源手段(20)と、当該操作に応動してこの電源手段から上記表示手段に対して給電し表示動作をさせるためのスイッチ手段(40)と、を備えるようにした。」

と訂正する。

(3) 同書、第3頁、第19行の「自己の記憶部に書き込まれた」を、

「自己の最終格納アドレス保持手段に保持された」

と訂正する。

(4) 同書、第3頁、末行の「最終的に格納されたアドレスが、」を、

「最終的に最終格納アドレス保持手段に保持されたアドレス値に相応する画像

の枚数が、」

と訂正する。

(別紙)

特許請求の範囲

被記憶情報たる画像データを順次所定のアドレスが割り当てられた領域に格納し得るようになされたメモリ構体であって、最新被記憶情報のデータが既に格納された最終格納アドレスが書き込まれ保持されるようになされた最終格納アドレス保持手段と、この最終格納アドレス保持手段に保持されたアドレス値を該アドレス値に相応する画像の枚数値に変換するためのデコード手段と、このデコード手段による変換値を表示するための表示手段と、この表示手段を動作させるため本メモリ構体内に設けられた電源手段と、当該操作に応じてこの電源手段から上記表示手段に対して給電し表示動作をさせるためのスイッチ手段と、を備えてなることを特徴とするメモリ構体。